
TOPIC

- I. 產品設計相關基本考量
- II. 產品設計基本流程
- III. 產品性能設計基本重點
- IV. 產品性能驗證基本重點
- V. 產品 EMC 設計基本重點
- VI. 產品 EMC 診斷基本步驟
- VII. 零件選擇基本重點
- VIII. PCB Layout 基本重點
- IX. Debug & Troubleshooting 基本方法
- X. RF Design & Layout 基本重點

產品設計相關基本考量

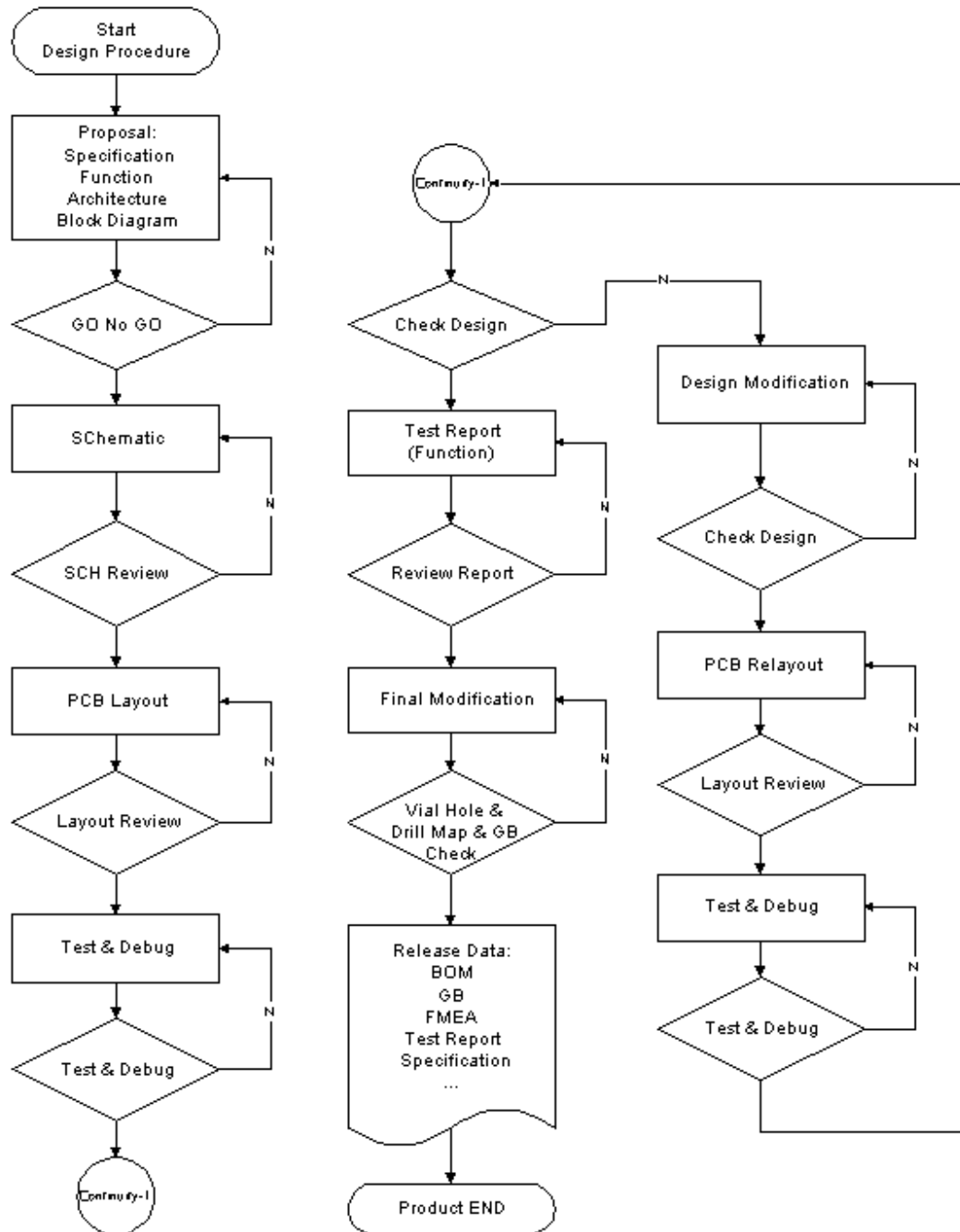
1. 市場面:
Solution & 功能 & 定位 & 價格 & 品質 & 時間
& Competition Information
2. 採購面:
成本 & 交期 & 貨源 (Second Source)
3. 製造面:
生產良率 (Yield Rate) & 生產效率 (符合生產要求)
4. 性能面:
穩定性 (時間 & 環境) & 相容性 & 效能
5. 零件面:
掌握特性
6. EMC:
EMI + EMS
7. Safety:
CE & FCC & UL & CSA & BSMI ...
8. 系統組裝:
系統性能, 生產效能
9. 時效:
速度和正確性 (15d/100%; 10d/90%; 5d/60%)
10. 專利:
取得競爭優勢, 外型, 機構, 組裝, 功能, 成本, 電子, 軟體.

產品設計基本流程

1. 收集相關資料
 - Manufacture KIT:
 - Data Sheet & Driver & ORCAD Schematic & Manual & Testing Program
2. 樣品測試：軟體(OS & Driver) & 硬體(Function) & 電氣特性測試
3. 產品規劃
 - A. MARKETING
 - B. FUNCTION: Select Chipsets & Define Spec. & Safety
 - C. BUNDLE SOFTWARE: Driver & Utility & AP. & License Fee
 - D. USER'S GUIDE: SPEC. & Jumper Setting & Placement & Software
 - E. PACKING : 包裝方式;設計;費用.
4. 零件選用和整理線路
 - A. Confirm Components Package (Single Package/ Dual Package)
 - B. Confirm ORCAD Schematic
 - C. Safety Reserved
 - D. PCB 2/4Layer & Size & Single Side Mount/ Double Side Mount
5. PCB Layout
6. Make Pure PCB
7. Sample Assembly (PCBA)
8. Testing & Debug
9. Sample Approve (Test Report)
10. Modification (Option)
11. Safety Approve
12. Design Flow Chart

FORMOSA INDUSTRIAL COMPUTING, INC.

RD Design Flow Chart



2003/11/25 Ver: 0.1

產品性能設計基本重點

1. 重要觀念:

- A. 高成本 \neq 高品質
- B. 理想產品 = 賺錢 = 好銷售 = 低成本高效率 = 易生產 & RMA 低 ...
- C. 最佳學習路徑 = Debug & Troubleshooting
- D. 設計面如何取捨的重要性 (危機 = 轉機 = 危機)
- E. 成功的產品 = 深入思考+膽大心細+ 70% 事前準備 + 10% 運氣

2. 設計重點:

- A. 成本
- B. 規格
- C. 性能
- D. 時間
- E. 生產

3. 基本面:

- A. 線路架構 (制度, 定位)
- B. 零件 (人員)
- C. 電源 (環境)
- D. 錯誤預算 (Error Budget / 資金)
- E. 機構 (形象)
- F. PCB Layout 整合三要素 (經營者)
- G. PCB 成型和材質 (業務)

4. 電氣面:

- A. Loading
Power; Impedance; Fan-In /Out ...
- B. Sequence
Architecture
- C. Timing
Propagation Delay; Setup Time; Hold Time ...
- D. Matching

5. 生產:

產品性能驗證基本重點

1. 重要觀念:

- A. 發現問題
- B. 證明沒問題
- C. 了解產品性能

2. 測試重點:

A. Standard Test Equipment

- TAD (Modem)
- Audio Precision System II (Audio)
- ...

B. Measure & Analysis Waveform / Electric characteristic Test

- AC Waveform
- DC Voltage
- Current
- Timing
- Test Report
- ...

C. Function Block Test (Error-Budget)

- Loading
- Voltage
- Temperature
- Testing Report
- ...

D. OS & Software Testing

- Test Report

E. Burn-In (Worse-Case) &

- Loading
- Voltage
- Temperature
- ...

產品 EMC 設計基本重點

1. EMC = EMI + EMS

EMC: Electro Magnetic Compatibility 電磁相容性

EMI: Electro Magnetic Interference (mission) 電磁干擾特性

EMS: Electro Magnetic Susceptibility (Immunity) 電磁耐干擾特性

2. 重要觀念:

- A. 預防重於治療
- B. 中庸 (取捨)

3. 考量重點:

- A. 線路 EMC 考量
- B. 零件 EMC 考量
- C. PCB Layout EMC 考量
- D. 系統組裝 EMC 考量

4. 對策重要觀念:

- A. 預防:
 - ◇ Speed
 - ◇ Loading
 - ◇ Matching
 - ◇ ...
- B. 疏導:
 - ◇ PCB Layout
 - ◇ Bypass C /Low ESR
 - ◇ ...
- C. 抑制:
 - ◇ R; L; C; ...
- D. 防堵:
 - ◇ L
 - ◇ Case
 - ◇ Core
 - ◇ Shielding
 - ◇ ...
- E. 絕緣 (ESD): 使用距離 & 材質當絕緣
- F. 對策優缺點:

產品 EMC 診斷基本步驟

傳導干擾 (Conducted Emission) & 輻射干擾 (Radiated Emission)

1. 重要觀念:

- A. 確認組裝
- B. 確認環境

2. 處理步驟:

- A. 干擾源: 如何判斷干擾源
 - ◇ OSC , Crystal
 - ◇ Clock Output
 - ◇ Switch Circuit
 - ◇ IC
 - ◇ BUS
 - ◇ ...
- B. 干擾路徑:
 - ◇ 傳導
 - ◇ 輻射
 - ◇ Cable
 - ◇ Trace
 - ◇ Power
 - ◇ Ground
 - ◇ ...
- C. 對策: 降低干擾源, 阻隔迴路
 - 一、內部處理
 - ◇ PCB Layout
 - ◇ L, Ferrite Bead, C, R
 - ◇ Shielding
 - ◇ ...
 - 二、外部處理
 - ◇ Core
 - 三、組裝
 - ◇ Case, Spring,

零件選擇基本重點

1. 基本重點:

- ◇ Voltage
- ◇ Current
- ◇ Impedance
- ◇ Power
- ◇ Precision
- ◇ Temperature
- ◇ High Frequency Characteristic (H.F.C.)
- ◇ Mechanism ...

2. L:

- ◇ D.C.R. ; D.C.I. ; S.R.F. ; H.F.C. ; I; Q ...

3. FB:

- ◇ H.F.C. ; D.C.R. ; D.C.I. ...

4. R:

- ◇ P; Precision; Temperature; H.F.C. ...

5. C:

- ◇ V; Precision; Temperature; H.F.C. ; D.C.V. Coefficient ...

6. Crystal:

- ◇ Frequency; CL; F. Stability; Fundamental / 3rd Over Tone; Temperature ...

7. OSC:

- ◇ Frequency; TTL/COMS; F. Stability; Temperature ...

8. Regulator:

- ◇ P; I; Precision; Ripple; Pin Out ...

9. TR/FET/Diode/Zener:

- ◇ P; I; V; Precision; H.F.C. ; Pin Out ...

10. TTL/CMOS:

- ◇ FAN IN/OUT; WV; H.F.C. ...

11. OP:

- ◇ Single/Dual Power; Power Ripple Rejection; H.F.C. ; P ...

12. Mechanism:

- ◇ Dimension; Material; Pin Out ...

PCB Layout 基本重點

1. PCB Layout 重要觀念:

- A. 掌握特性在我不在 Layout 人員
- B. Layout 要求甚麼?
- C. Layout 如何要求?
- D. Layout 人員的角色是協助
- E. Layout 人員要徹底執行要求及反應問題
- F. Layout Tool & Procedure

2. PCB Layout 基本組成:

...

3. PCB Layout 注意事項:

...

4. PCB Layout 流程圖:

...

5. PCB Layout 檢查重要時機:

- A. Placement :Check Placement & Package
- B. Trace Layout :Check Layout Rule
- C. Pave Copper :完整性和分割
- D. Last
- E. GB

6. Gerber (Film):

...

PCB Layout 基本組成

1. 重要觀念:

- A. PCB 製程
- B. 經濟板材 & 材質
- C. 生產製程 & 注意事項

2. 基本要素:

A. Pad:

SMD / DIP / Drill / Size

B. Trace:

Signal:

Low speed / High speed / Impedance

Power:

Plane / Trace

Ground:

Plane / Trace

C. Hole (Drill):

Via / Through / Partial

D. Space:

Signal / Noise / EMC / Safety

E. Inner:

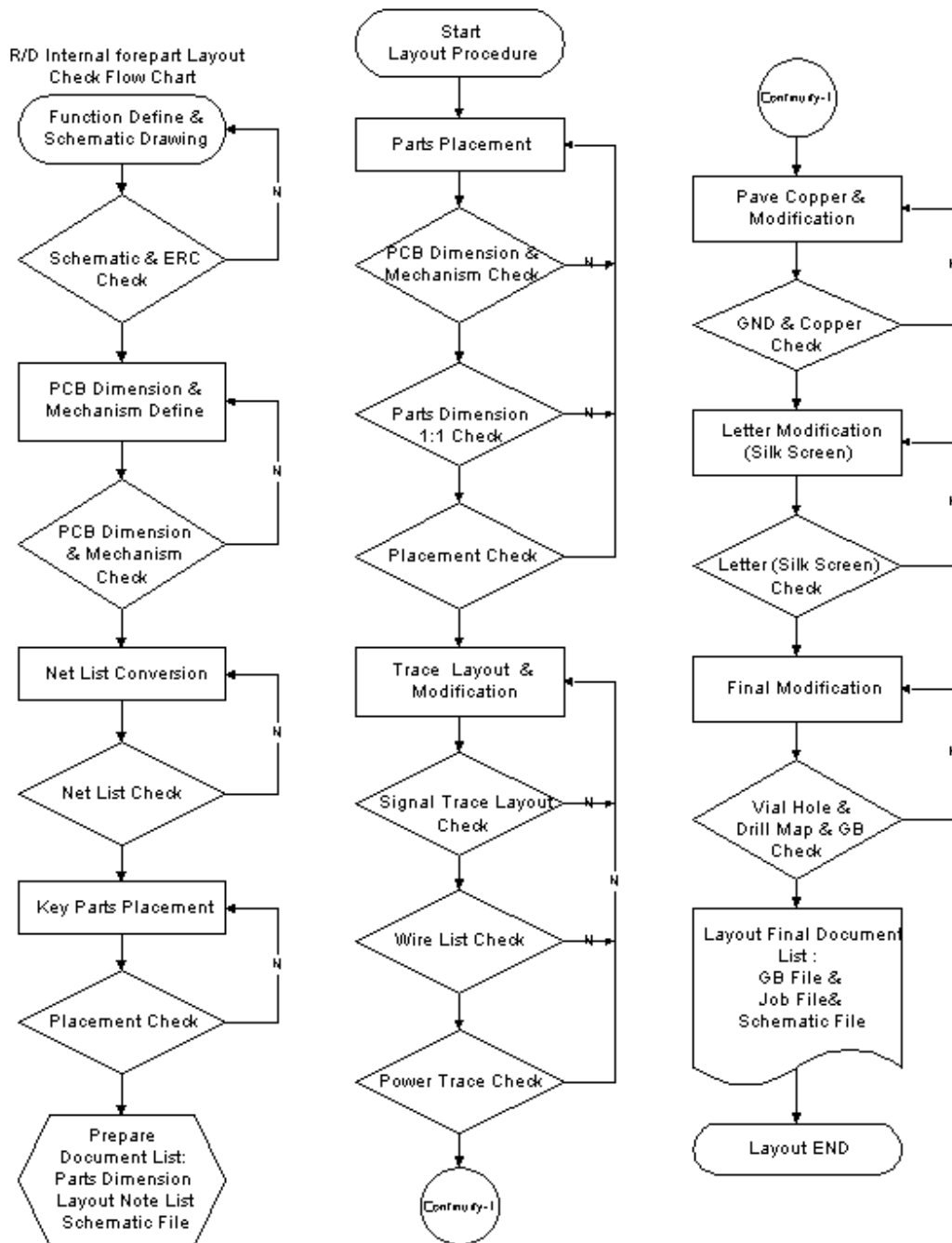
完整性和分割

F. Mask:

G. Silk:

FORMOSA INDUSTRIAL COMPUTING, INC.

Layout Check Flow Chart



2003/11/25 Ver: 0.1

PCB Layout 注意事項

I. 基本資料:

1. Model Name : _____
 2. PCB P/N : _____
 3. PCB Version : _____
 4. Layers : _____
 5. Placement : _____
 6. Layout Guide : _____
- ...

II. 機構注意事項:

1. PCB 尺寸 & PCB Layer 定義.
 2. 重要機構尺寸
 3. 固定零件位置之座標及名稱.
 4. 限制區以及相關資料
 5. Tooling Hole (Non-PTH/Plated-Through-Hole), 螺絲孔(Non-PTH/精靈孔), 定位孔(Non-PTH), 光學點 (Fiducial Mark)
- ...

III. 零件包裝注意事項:

1. PAD Size & Drill Size.
 2. Package & Pin Out (腳位順序).
 3. 極性和方向性.
- ...

IV. Placement 注意事項:

1. 特性考量.
 2. 走線考量
 3. 功能考量..
 4. 外觀考量.
 5. 加工考量
 6. EMC 考量.
 7. Safety 考量.
- ...

V. 走線注意事項: (訂規格)

1. Critical Trace
 2. Width
 3. Length
 4. Space
 5. 順序
 6. 換層
 7. 角度
 8. 分歧
 9. 貫孔
 10. 阻抗
- ...

VI. Ground & Power & 內層 (Inner) 注意事項

1. Inner Pad
 2. Trace
 3. Separate Space
 4. Thermal Pad
- ...

VII. 鑽孔(Drill) 注意事項:

1. Pad Size
 2. Vial Hole Size
 3. Through Hole Size
 4. Partial Through Hole
 5. Thermal Shape
 6. PTH and Non-PTH (Plated-Through-Hole)
- ...

VIII. 文字 (Silk) 注意事項:

1. 加工.
 2. 版本.
 3. 說明.
 4. 日期
 5. 外觀.
- ...

IX. 其他注意事項:

1. Micro BGA 加工
 2. 機構
- ...

Product Design Note.

(Tom_Design_Note1C.doc) Ver: 0.9

機 構 :

1. 計算經濟尺寸.
2. 固定機構及種要尺寸要標明.
3. 限高區域要標明.
4. SMD Fiducial Mark (校準點) 大對角一組 & QFP (3-4 點),離板邊 3-7 mm.
5. Tooling Hole 5mm x 5mm / 4 * (3-4 點),離板邊 3-7 mm.

佈 圖 :

1. 佈圖零件邊要距離板邊 3mm-7mm.
2. 佈圖零件之方向性基本要一致.
3. BY PASS 電容 0.1UF 要放在 IC 之電源腳; 10UF 電容均勻分佈.
4. 特定功能方塊,放一起.
5. 類比零件和數位零件區分佈圖
6. 注意零件整齊性和零件相鄰間距.
7. 高低壓區零件離 3mm (Safety).
8. EMI 之零件要靠近輸出信號端 (Output Pin).
9. EMI 之零件要靠近信號源端 (Chip Output).
10. 終端電阻位於信號分支端或終點.
11. 阻尼電阻位於信號強端約 10-100 Ohm
12. 高頻之阻尼電阻有阻抗匹配之特性故位於信號輸出,阻值依內阻而定.

文 字 :

1. CONNECTOR 加註第一腳, 腳位號碼及方向和適當說明.
2. PLCC & QFP 多腳 IC 加註腳位號碼 (1, 5, 10, ...).
3. 文字面重整,由上至下,由左至右;重要文字加大 (100 x 80).
4. By Pass 電容 0.1UF 以 CB? 編號 ; JUMPER -- JP? ; CONNECTOR -- CN? /J?
5. P/N:.... & VER: ... & FCC ID: ... & MADE IN TAIWAN R. O. C.
6. 有極性零件加註方向和極性.

走 線 :

1. PCB 四週空出 0.5cm -- 1.0cm 走 GND & POWER.
2. 銅鉑距板邊 15mil -- 20mil.
3. 類比零件放近且粗,要有順序 ; 走線要特別處理.
4. CLOCK 20mil 走線要短並且要用 GND 隔離.
5. 一般數位線 8mil -- 10mil , SLOT TO CHIPS 10mil -- 12mil
6. 類比線走 15mil -- 20mil.
7. 小信號走線特別要注意如 短, 隔, 離.
8. 孔徑最小為 0.45mm.

Product Design Note.

(Tom_Design_Note1C.doc) Ver: 0.9

-
9. CRYSTALL & OSC 要佈銅 (COPPER) 並且加 Via Hole 和隔離.
 10. AGND & DGND 要區分信及號大小要分開.
 11. GND & POWER 加強貫孔, 孔徑 0.6mm -- 0.8mm ,原則加防焊 PAD.
 12. SLOT 到 GND & VCC 特別加貫孔及加粗.

EMC

1. 信號輸出端串電感及並電容並且 GND 直接接地,要靠近輸出信號端.
2. CHASSIS GND 寬 10mm -- 20mm , Via Hole 間距 5mm ,原則加防焊 PAD.
3. CLOCK, READ, WRITE, CS ... 等高頻信號加 R+C; 並 C; 串 L, R (22 -- 1K).
4. 高頻信號注意阻抗特性要求和不可經過切斷之銅面造成 EMI 問題.
5. IC 之 VCC & GND 要紮實
6. 銅鉑要完整及加 Via Hole.
7. 高頻零件之 VCC 串 L + C ; FERRITE BEAD ; -- 1K).
8. 高頻之 GND 不可經過 CHASSIS GND .
9. 高頻零件之 VCC & GND 要加強,至少兩個 Via Hole.

NOISE

1. REFERENCE VOLTAGE 可串 L (10uH -- 47uH).
2. 輸入阻抗不可太高(47K MAX.).
3. AGND & DGND 區分.
4. GND & VCC 信號大小要分開,例如一點接地或分階級.
5. 小信號走線特別要注意如短, GND 隔離 NOISE.
6. 類比 IC (MIXER, CODEC, OP ...) 之 VCC & GND 特別要加強.
7. 電源和地要乾淨.

包 裝

1. 注意包裝相容性.
2. 注意零件包裝大小和腳位順序.
3. 注意零件包裝之方向性.
4. 注意零件 PAD 大小;鑽孔和 PAD 之大小.
5. SMD 0805 TYPE R -- 長方型 ; C -- 橢圓型.
6. 大零件之 PAD 要加大或佈銅, 注意散熱問題.

內 層

1. 4 LAYER 注意內層切割完整性 (VCC & GND).
2. 4 LAYER 注意 Thermal PAD 大小.
3. 內層貫孔 Thermal PAD (VCC & GND) 小一號.
4. DIP 零件之 VCC & GNG 視狀況決定 Thermal PAD 大小.

Layout Note for Design Engineer

1. Circuit Design:

- Power Supply: (Level, Ripple and Noise).
- By Pass Condenser: (L.F. C, H.F. C and Ripple C).
- General Component: (Type TTL, CMOS, NPN, PNP, etc).
- EMI and Safety Component: (H.F. C, Ferrite Bead, Safety Parts, etc).
- High Speed Component: (Dumping R, Terminal R, H.F C, Clock G and etc).
- Mechanical: (Limitation, Dimension, Special Parts, and Define location).

2. Layout:

1). Placement (Location)

- Circuit: (Main Chip, Analog, Digital, Power, Small Signal, and Clock Gen. etc...).
- By pass Condenser: (Close Power and GND of Noise Source).
- EMI & Safety Component: (Big GND Plane, Special Area).
- High Speed Component: (Short Line).

2). Trace (Width & Space & Length).

- Bus: (Bus to Bus, Bus to Other line).
- EMI: (Shield and Via Hole).
- High Speed: (Impedance, Width and Length, Plan).
- Impedance: 50 Ohm
- Power: (Width & Via Hole).
- Analog: (Analog to Digital, In to Out).

3). GND Plan & Power Plan

- High Speed: (Separate Gap).
- Main Chip Power & GND:
- EMI: (GND Plan, Via Hole).
- Analog: (Separate with Noise).
- Digital:

PCB Layout 口訣:

1. 長幼有序; 尊長護幼 : 區分電氣屬性並安排順序, 大信號補足, 小信號隔離.
2. 大小分明; 先大後小 : 電流和雜訊要區分大小, 先大電流負載及大雜訊負載.
3. 男女有別; 各有本份 : 類比信號和數位信號要區分, 避免相互干擾.
4. 豐衣足食; 身強體壯 : 充足和乾淨電源以及趨進理想的大地
5. 溪河通暢; 回歸大海 : GND & Power Trace 要考慮相對負載需求, 能有順暢迴路.
6. 量身定做; 合宜適用 : High Speed 要 Matching, 設計要考量實務面物過之或不及.
7. 用心為之; 能有所成 : 設計要用心思考, 反覆考量問題及自我分析和模擬.
8. 巨細勿忽; 能成大器 : 要考慮任何細節, 盡可能做補強.
9. 勿掘龍穴; 魚躍龍門 : 高頻信號走線要完整及內層 GND Plane 亦要完整.
10. 融會貫通; 昇天有望 : 能融會貫通設計要領, 則設計產品就不會有太大問題.

GerBer (Film)

1. Layer GB 基本組成:

- A. Component Side (AW_L1_C.pho)
- B. Solder Side (AW_L2_S.pho) / (AW_L4_S.pho)
- C. Solder Mask Top (SM_COMP.pho)
- D. Solder Mask Bottom (SM_SOLD.pho)
- E. Silkscreen Top (SS_COMP.pho)
- F. Silkscreen Bottom (SS_SOLD.pho) Optional
- G. Paste Mask Top (PM_COMP.pho)
- H. Paste Mask Bottom (PM_SOLD.pho) Optional
- I. Drill Drawing (DD.pho)
- J. NC Drill (NC.drl)
- K. Inner Ground (4L) (AW_L2_G.pho) (Reference)
- L. Inner Power (4L) (AW_L3_P.pho) (Reference)

2. 檢查重點:

- A. Clearance (Space)
- B. Connectivity
- C. Package & Dimension
- D. Drill Size
- E. Pad Size
- F. Correctness
- G. High Speed
- H. Fabrication
- ...

3. 檢查工具:

- A. GERBER
- B. CAM 350
- C. POWER PCB
- ...

Debug & Troubleshooting 基本方法

1. 設計面 / 維修面:

- A. PCB Trace Open / Short
- B. Component Error
- C. Assembly Error

- D. Driver Error
- E. Firmware Error
- F. Setting Error

- G. Mechanism
- H. Architecture Failure / RD Side.

- I. Power Failure / RD Side.
- J. Loading Failure / RD Side.
- K. Sequence Failure / RD Side.
- L. Timing Failure / RD Side.
- ...

2. 分析 & 收斂:

- A. 固定模式
- B. 週期性
- C. 隨機
- D. [Check Eye Pattern](#)
- E. [Reset Synchronization](#)
- ...

3. Debug:

- A. 耐心 + 細心 + 方法
- B. 資料
- C. 工具
- ...

RF Layout 基本重點

1. Carrier Frequency
2. RF Transmission Output Power
3. RF Transmission Output Impedance
4. RF Receiver Sensitivity
5. RF Receiver Input Impedance
6. Trace Impedance
7. Impedance Matching
8. PCB Material
9. PCB Architecture
10. Antenna Input Impedance
11. Antenna Gain
12. Antenna Performance Fine-Tune
- 13.
14. PCB 佈線流程
15. 高頻定義
16. 阻抗設計和量測
17. 反射和終端技術
18. 去耦合電容
19. 串音機制及其抑制
20. 電磁匹配

IBIS (I/O Buffer Interface Spec.) Model

高頻定義

Rising Time & Falling Time: 振幅由 10 % to 90% 所需時間

光速 $C = 3 \times 10^8 \text{ m/s} = 300 \times 10^8 \text{ cm/s} = \lambda \times f$

$\lambda = C/f = (300 \times 10^8 \text{ cm/s}) / f$

Example:

1. λ_o at 1GHz = 30cm (Free space 1GHz = 10^9 Hz); $C = \lambda_o \times f = 30 \text{ cm} \times f = 3 \times 10^8 \text{ m/s}$
 $f = (0.3 \times 10^9) / 0.3 = 1\text{GHz}$ Note: $M = 10^6$; $G = 10^9$

2. $\lambda_o = C/F = 300 \times 10^8 / 24 \times 10^8 = 300/24 = 12.5\text{cm}$ (Free space), $\lambda_o/4 = 12.5/4 = 3.125\text{cm}$

PCB $\lambda_g \doteq \lambda_o / \sqrt{\epsilon_{\text{reff}}} \doteq \lambda_o / 1.8 = 6.9 \text{ cm}$, $\lambda_g/4 = 1.7\text{cm}$

假設 Tr (ns) Rise Time, f (GHz) = $0.35 / Tr$ 為在 PCB 上的傳輸頻率. $0.35 = e^{-1/RC}$
訊號在 PCB 上的速度 $V_p = \lambda \times F = C / \sqrt{\epsilon_r}$, $\epsilon_r = 4.7$ for FR4

當 PCB Trace $> 1/7 \lambda \sim 1/5 \lambda$ 可視為高頻信號處理 (Transmission Line)

假設傳輸時間 $T_p = L / V_p$

當 $Tr < 2.5 T_p$ 則可視為 Transmission Line 處理

當 $Tr > 5 T_p$ 則不需視為 Transmission Line 處理

當 $2.5 T_p < Tr < 5 T_p$ 則視需求而定 ?

Example:

$C = 3 \times 10^8 \text{ m/sec}$, $\epsilon_r = 4.7$,

$V_p = C / \sqrt{\epsilon_r} \doteq 3 \times 10^8 \text{ m/sec} / 2.17 = 30 \text{ cm/nsec} / 2.17 \doteq 13.8 \text{ cm/nsec}$

$L_{\text{critical}} = V_p \times Tr / 2.5$

Tr: L_{critical}

50 psec $50/2.5 \text{ psec} \times 13.8 \text{ cm/nsec} = 0.276\text{cm}$

信號傳輸有四種模型

- 直流模型: PCB Trace 可看成單純電阻
- 集總模型 (Lump Model): $L > \lambda / 7$, 可看成一組 LRC.
- 離散模型 (Distributed Model): $L > \lambda / 10$?, 需看成 N 組 LRC. 這時會有 Skin effect 出現
- 全波模型 (Full wave Model): 此時需分析電場和磁場

阻抗不匹配會造成訊號的衰減, 反射, 扭曲 (Overshoot, Undershoot, Rining)

降低 Signal Integrity (SI) Problem: $F \downarrow$, $Tr \downarrow$, PCB Trace Length \downarrow

Product Design Note.

(Tom_Design_Note1C.doc) Ver: 0.9

特性阻抗

反射量: $\rho = (Z_L - Z_0) / (Z_L + Z_0)$

Z_L = 負載高頻阻抗

Z_0 = 傳輸線高頻阻抗

Micro-Strip Line

$$Z_0 \cong (87 / \sqrt{\epsilon_r + 1.414}) \ln (5.98H / (0.8W + T))$$

H: PCB Trace 和 GND Plane 的距離 (絕緣層厚度)

W: Trace Width

T: 銅箔厚度 1 OZ (盎司) = 1.4 mil, 0.5 OZ (盎司) = 0.7 mil

ϵ_r : PCB 介電係數 4.3 ~ 4.7

影響阻抗參數排列:

1. H \cong 6 Ohm / mil
2. W \cong 3.6 Ohm / mil
3. $\epsilon_r \cong$ 0.65 Ohm / 0.1
4. T \cong 0.24 Ohm / mil

Note: 一般計算值常高於期望值, 故計算值常取低於期望值.

Pre-Preg

Book: Printed Circuit Handbook Combs 5TH, NT 4,500

特性阻抗的量測

儀器: TDR (Time Domain Reflectometry) 他是由一個步階產生器 (Step Generator) 和 示波器 (Oscilloscope) 組成.

阻抗 $Z_0 = E_{in} / I_{in} = Z_{in}$

反射係數的定義是: 反射電壓和入射電壓的比值

$$= E_r / E_i = (Z_L - Z_0) / (Z_L + Z_0)$$

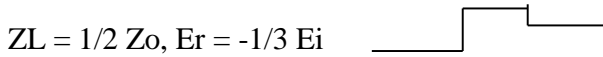
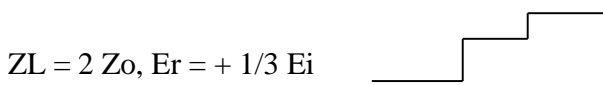
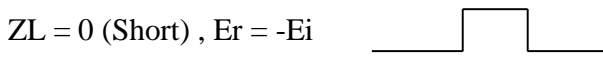
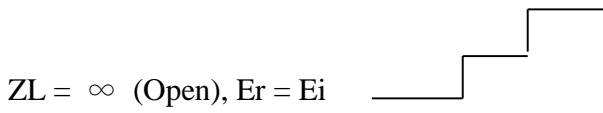
訊號傳播的速度是, $V_p = C / \sqrt{\epsilon_r}$, ϵ_r is the dielectric constant

TDR 量測

Product Design Note.

ZL: Terminal Impedance

Zo: Transmission Line Impedance



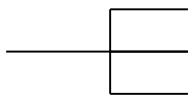
$$Z_{line} = \left(\frac{1 + \rho}{1 - \rho} \right) * Z_{reference}(\text{Termination Impedance})$$

訊號的反射

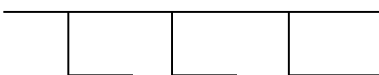
信號在不同的介質中運行時由於阻抗的差異信號會被反射，故信號產生變形如 overshoot, undershoot, 並且 Transmission Line 會有傳輸延遲 (Propagation Delay).

Topology 佈線的安排

1. Starburst: 改善相互間的延遲現象, 但增加反射問題.



2. Daisy Chain Routing: 改善反射問題, 但增加相互間的延遲現象



傳輸延遲 Propagation delay (Tpd): 和等效電容, 介電係數, 線寬, 線厚有關.

$$Tpd = \sqrt{L_0 C_0}, \text{ Without RL}$$

L_0 is inductor of trace

C_0 is capacitance per foot

$$Tpd' = Tpd \sqrt{1 + C_d / C_0}$$

Example:

G10	E=5.0	micro-strip	Tpd = 1.77ns/ft
FR4	E=4.6	strip line	Tpd = 2.26ns/ft
		Embedded micro-strip line	Tpd = 1.72ns/ft

1ft = 12 inch

佈線的長度

假設在 PCB 上訊號傳輸的數度為光數的 60% 則 L_{max} 近似值如下

$$L_{max} = Tr / 2Tpd$$

終端技術 (Termination)

使用終端技術改善信號完整性.

1. Source Termination with series Resister (Rt), $R_t = Z_0 - R_o$, Rt 靠近輸出端.
2. End Termination with parallel Resister (Rt), $R_t = Z_0$, Rt 靠近輸入端並且需要較大的輸出電流.
3. End Termination with AC bias, $R_t = Z_0$, $C_t = 3 * C_o$, 降低輸出端較大電流需求. $Z_0 = Z_o'$, C_o .

各種終端技術:

None

Serial R

Parallel R to GND

Parallel R to VCC

Parallel R to GND & VCC

Parallel C to GND

Parallel R+C to GND

Schottky Diode to VCC & GND

Note:

終端原件要盡量靠近 Driver or Receiver 端, 連線最好是一直線, Via Hole 越少越好.

De Coupling Capacitance

銅箔線的電感量 LuH

$$LuH = 0.0002L [L(2L/(W+T)) + 0.5 + 0.2235((W+T)/2L)]$$

L: 導體帶之長度 / mm

W: 導體帶之寬度 / mm

T: 導體帶之厚度 / mm

雜訊電壓: $V = LuH \, di/dt$

$$Xc = 1 / (j\omega C); \quad Xl = j\omega L; \quad \omega = 2\pi F$$

重點:

1. 足夠電容量 (Capacitance), 需以較小的電容並聯而成
2. 適當的位置 (Location), 盡量靠近負載端
3. 注意不同的電容材質有不同的頻率響應
4. 注意不同的電容量對頻率有不同的頻率響應 (None Ideal Capacitance)
5. 降低迴路等效電感
 - 甲、使用 Low ESR (Effective Series Resistance)電容
 - 乙、較粗且短的走線, 線寬最少 15mils
 - 丙、較多的 Via Hole, Via Hole 離 Pad 要小於 500mils /基本 300mil

Example:

Noise Margin: 30mV

Surge Current: 0.75A/2.5ns

$$C = I \, (dt/dv) = 0.75 \, A \, (2.5ns / 30mV) = 0.625uF \approx 0.1 \, \mu F \, (Ideal \, Case)$$

$$\text{由於 } V = L \, (di/dt) = L * (0.75A / 2.5ns) = 30mV \text{ 故 } L = 100pH$$

C 等效電感約 0.4 nH; Via Hole 等效電感約 0.7nH, 故 $Lx = 2 * 0.7nH + 0.4nH = 1.8nH$

所需電容數為 $1.8nH / 100pH = 18 \, PCS$ 雜訊才會低於 30mV

Cross Talk

一條銅箔線上攜帶著大能量(高電流或高電壓), 高速訊號, 短的上昇時間或下降時間, 頗長的平行時, 都很可能經由電容和電感耦合至另外的信號線上而產生串音現象(Cross Talk)

Cross talk = $20 \log (E_s/E_n)$ dB; E_s : Channel Output signal; E_n : 串音信號強度

串音信號強度和 $2 \pi F$, 耦合負載及耦合電容成正比. 串音主要是經由電力線的耦合所造成.

降低串音方法:

1. 降低耦合電容:
 - a). 將距兩線離加大 D change from 0.5 inch to 4 inch --- C Change form 0.61 to 0.54pf
 - b). 降低 ϵ_r 值 Change from 4.5 to 1 --- C Change form 0.61 to 0.22pf
2. 在信號旁邊用 GND Copper 隔離信號
3. 在內層加上一層 GND Plane
4. 將信號走內層並且上下兩層加 GND Plane 效果最好

PCB Material

The characteristics of Advance Material – High Frequency Material

1. Low dielectric constant, $DK = \epsilon$ (真空 $\epsilon = 1$, 期望值=2, 一般值=3.8)
2. Low electrical loss, DF
3. Good Thermal Resistance.
4. Good Dimension Stability
5. Low Water Absorption.
6. High Tg

Dielectric Constant (DK)

Coefficient Thermal Expansion (CTE)

Dissipation Factor (DF)

Glass Transition Temperature (Tg)

PCB Material Typical Properties

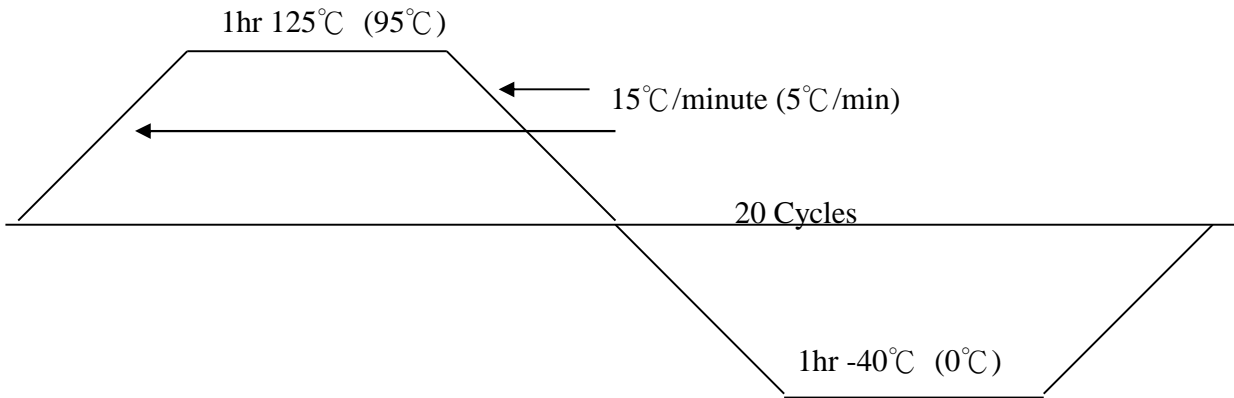
Type	DK at 1Mhz	Tg	CTE (x/y),(z)	DF (1M),(1G)	Moisture absorption
FR4	4.3 - 4.6	130 - 170	(14), (4.5)	(0.027), (0.015)	0.1
BT-Epoxy	4.0	180	(12), (3.75)	(0.013), (0.010)	<0.5
Polyimide	4.25 - 4.3	250 - 265	(14), (1.75)	(0.013), (0.007)	0.35

Note: 注意 Z 軸的變化量, 避免 Via Hole 造成斷裂

Product Design Note.

ESS 應力篩選

測試曲線



上述要求為軍規/IPC 可靠性為 5 年, 括弧內為商規要求可靠性為 3 年.

EMC

電磁相容設計(Electro-Magnetic Compatibility EMC) 大致可分為 輻射干擾 (Radiated Emission)和傳導干擾 (Conducted Emission)兩類.

輻射干擾 (Radiated Emission): RF 能量透過某種介質以電磁場型態發射出去

傳導干擾 (Conducted Emission): RF 能量透過某種介質傳遞出去

如何避免 EMC 問題發生

1. 了解相關法規要求 (Regulation)
2. 分析該產品可能發生的問題
3. 選擇適當零件
4. 在電路設計時加入適當 EMC 對策
5. 在 PCB Layout 時針對 EMC 相關地方要加強處理.

分析重點

1. 頻率: 需注意的頻帶
2. 振幅: 干擾源的強度以及傳至被干擾後的強度
3. 時間: 干擾的狀況是否為連續或有週期性還是其他
4. 阻抗: 干擾源, 被干擾以及傳輸路徑的阻抗都要考慮
5. 尺寸: 銅箔及銅箔線的尺寸都有可能成為輻射天線, 外殼開孔大小亦要注意 ($<1/20 \lambda$)

EMC 處理方法

1. Shielding
2. Grounding
3. Filtering
4. Decoupling
5. Proper trace routing
6. Isolation and separation
7. Circuit impedance control
8. I/O interconnect design
9. Small Package

GND 區分

1. AG: Analog GND
2. DG: Digital GND
3. PG: Power GND
4. CG: Chassis GND
5. SG: System GNG
6. Earth

Product Design Note.

(Tom_Design_Note1C.doc) Ver: 0.9

各種層面的 EMI

1. 不同類別的數位 IC 高頻特性: COMS <TTL <TTL-LS <HCMOS <TTL-S <TTL-F &TTL-AS <ECL...
2. 等效頻寬 (Equivalent Bandwidth): $\cong 1/\pi * tr$, tr 值會受到負載影.
3. 各種包裝差異性 (DIP, SOIC, BGA, uBGA...): $V = L(di/dt)$
4. 電路板: 利用 PCB Layout 技術改善 EMC 問題, 為最重要課題.
5. 單面板, 雙面板的電源線和地線的安排: 盡可能平行走線.
6. Impedance of PCB Trace


Frequency	Impedance (感抗)						
	W= 1mm / Thick= 35um				W=3mm / Thick= 35um		
	L= 1cm	L= 3cm	L= 10cm	L= 30cm	L= 3cm	L= 10cm	L= 30cm
DC to 1KHz	5.7mΩ	17mΩ	57mΩ	170mΩ	5.7mΩ	19mΩ	57mΩ
10KHz	5.75mΩ	17.3mΩ	58mΩ	175mΩ	5.9mΩ	20mΩ	61mΩ
100KHz	7.2mΩ	24mΩ	92mΩ	310mΩ	14mΩ	62mΩ	225mΩ
300KHz	14.3mΩ	54mΩ	225mΩ	800mΩ	40mΩ	175mΩ	660mΩ
1MHz	44mΩ	173mΩ	730mΩ	2.6Ω	0.13Ω	0.59Ω	2.2Ω
3MHz	0.13Ω	0.52Ω	2.17Ω	7.8Ω	0.39Ω	1.75Ω	6.5Ω
10MHz	0.44Ω	1.7Ω	7.3Ω	26Ω	1.3Ω	5.9Ω	22Ω
30MHz	1.3Ω	5.2Ω	21.7Ω	78Ω	3.9Ω	17.5Ω	65Ω
100MHz	4.4Ω	17Ω	73Ω	260Ω	13Ω	59Ω	220Ω
300MHz	13Ω	52Ω	217Ω		39Ω	175Ω	
1GHz	44Ω	170Ω			130Ω		


7. 以頻率高低及功率大小為準, 安排元件的位置: Analog <AD mixer < Digital < High-F Digital
8. 多層板: Power Plane 和 Ground Plane 盡可能相對應, VCC 和 GND Plane 可有數種 VCC & GND
 $C = \epsilon (A/d)$; C= 等效電容, ϵ = 介電係數, A= 兩線重疊面積, d= 兩線間的距離
9. Critical Path: Clock, Crystal, Oscillator, Least significant bit (LSB), 該信號不要走在板邊或用 GND Shielding, 離板邊最少要 $L > 20 H$ (板厚)
10. Back plan 注意事項: Timing, Delay, Cross talk and Impedance.
11. 建議的防治方法:
 - 高速信號線 (Clock and LSB...) 遠離敏感信號線 (Reset and Analog...)
 - 高速信號旁要有 GND
 - VCC & GND 或是 GND Plane 要盡量靠近, 減少迴路面積
 - 每十個連接器的腳就安排一個 GND
 - 不要有過長的平行線 (Cross talk)
 - 設法降低互容和互感效應 (Cross talk)

PCB 阻抗控制注意事項

1. Impedance = 50 歐姆 ±10%, 板厚 39mil (1mm)

2. 結構材質說明:

 T = 銅厚 = **0.5 OZ = 0.7mil; 1.0 OZ = 1.4mil** (±20%)

 H = 介質層其介電係數 ϵr 約 **4.0 to 4.7 (Default 4.3)**

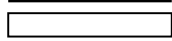
..... PP Prepreg 絕緣層, 厚度 2.4 / 3.5 / 4.2 / 6mil

3. PCB 板材 FR4 1/1 常用板厚尺寸含兩面銅厚:

 Core: **23.6 / 20.5 / 17.3 / 14.6 / 12.6 / 10.2 / 8.5mil**



4. 疊構結構: 兩層標準板材中間加 PP 絕緣層加厚到成品需求厚度



5. 防焊漆厚度 3 to 5 mil

6. PCB 一般製程上限 Trace **4 mil** Space **4 mil** (1/1), 建議 Trace 5 mil Space 4 to 5mil.

7.雷射成品孔徑最小為 4mil, 實鑽約 5 to 6 mil, Pad Ring 單邊最小為 4mil, Pad 12mil

8.機械鑽孔成品孔徑最小為 8mil, Pad Ring 單邊最小為 4 to 5mil, Pad 16 to 18mil.

9. PCB 常用板厚: 2.0 / 1.6 / 1.2 / 1.0 / 0.8 / 0.6 / 0.4mm ±?

10. 鑽孔常用孔徑: 8 / 10 / 12 / 14 / 16 / 18mil PTH ±3mil ... Non-PTH ±2mil

9. $\lambda_o = C/F = 300 \times 10^8 / 24 \times 10^8 = 300/24 = 12.5\text{cm}$ (Free space), $\lambda_o/4 = 12.5/4 = 3.125\text{cm}$

PCB $\lambda_g \doteq \lambda_o / \sqrt{\epsilon_{\text{reff}}} \doteq \lambda_o / 1.8 = 6.9 \text{ cm}$, $\lambda_g/4 = 1.7\text{cm}$

PCB 4L 板厚 17.3mil: T = 1.0 OZ (1.4mil), H = 14.5mil, $\epsilon r = 4.3$, W = 27mil, Zo = 50 Ohm

PCB 2L 板厚 39.0mil: T = 1.0 OZ (1.4mil), H = 36.2mil, $\epsilon r = 4.3$, W = 70mil, Zo = 50 Ohm

RF Power Calculation

dB -> %

$$\text{dB} = 20 \log A_v$$

$$20\text{dB} = 10^{(20/20)} = 10$$

$$10\text{dB} = 10^{(10/20)} = 3.16$$

$$6\text{dB} = 10^{(6/20)} = 1.99$$

如果你知道 db 轉成倍數的公式 那應該就按的出來吧

以 17.879db 為例

1. 17.879 除 20 , $17.879 / 20 = 0.89395$

2. 按 10 的 0.89395 次方 , 也就是先輸入 0.89395 之後再按 10^x 的那個按鍵 (要按 Shift Key)

3. 答案是 7.85 倍

$$-20\text{dB} = 10^{-1} = 0.1 = 10 \%$$

$$-40\text{dB} = 10^{-2} = 0.01 = 1 \%$$

$$-60\text{dB} = 10^{-3} = 0.001 = 0.1 \%$$

$$10 \log P = \text{dB} / 10 \log P_m = \text{dBm}$$

$$0\text{dBm} = 1\text{mW}$$

$$10\text{dBm} = 10\text{mW}$$

$$20\text{dBm} = 100\text{mW}$$

$$30\text{dBm} = 1000\text{mW} = 1\text{W}$$

$$12.8\text{dbm} = 19\text{mW} (?)$$

$$\text{Example: } 40\text{W} \rightarrow 46\text{dBm} \rightarrow 10 \log (40\text{W}/1\text{mw}) = 10 \log (40000) = 10 \log 4 + 10 \log 10000 = 46\text{dBm} \circ$$

$$\text{Example: } 46\text{dBm} \rightarrow 40\text{W} \rightarrow 10^{(46/10)} = 10^{(4.6)} = 39810\text{mW} = 39.81\text{W} \sim 40\text{W}$$

$$\text{Example: } 27\text{dBm} \rightarrow 500\text{mW} \rightarrow 10^{(27/10)} = 10^{(2.7)} = 501\text{mW}$$

但藍牙 Spec 的規定並不用距離規定的而是用輸出功率規定

Class 1: 1mW (0dBm) ~ 100mW (20dBm) / 100M

Class 2: 0.25mW (-6dBm) ~ 2.5mW (4dBm), Normally at 1mW(0dBm) / 20M to 30M

Class 3: <= 1mW (0dBm) / 10M

無線通信距離的計算方法

本文介紹自由空間傳播時的無線通信距離的計算方法：所謂自由空間傳播係指天線周圍為無限大真空時的電波傳播，它是理想傳播條件。電波在自由空間傳播時，其能量既不會被障礙物所吸收，也不會產生反射或散射。

通信距離與發射功率、接收靈敏度和工作頻率有關。

$$[Lfs](dB)=32.44 + 20 \log d(km) + 20 \log f(MHz)$$

式中 Lfs 為傳輸損耗，d 為傳輸距離，頻率的單位以 MHz 計算。

由上式可見，自由空間中電波傳播損耗(亦稱衰減)只與工作頻率 f 和傳播距離 d 有關，當 f 或 d 增大一倍時，[Lfs]將分別增加 6dB。(傳輸頻率越高其傳輸距離會越短)

右邊的公式說明在自由空間下電波傳播的損耗: $Los = 32.44 + 20 \log d(km) + 20 \log f(MHz)$

Los 是傳播損耗，單位為 dB，d 是距離，單位是 Km，f 是工作頻率，單位是 MHz

下面舉例說明一個工作頻率為 433.92MHz，發射功率為+10dBm(10m W)，接收靈敏度為-105dBm 的系統在自由空間的傳播距離：

1. 由發射功率+10dBm，接收靈敏度為-105dBm，Los = 115dB，帶入 Los、f 求 d 值

$$115 = 32.44 + 20 \log d + 20 \log 433.92$$

$$115 = 32.44 + 52.75 + 20 \log d$$

$$29.8/20 = \log d$$

$$d = 10^{(29.8/20)} = 30.9 \text{ KM/ 計算得出 } d \sim 31 \text{ 公里}$$

這是理想狀況下的傳輸距離，實際的應用中是會低於該值，這是因為無線通信要受到各種外界因素的影響，如大氣、阻擋物、多徑等造成的損耗，將上述損耗的參考值計入上式中，即可計算出近似通信距離。

假定大氣、遮擋等造成的損耗為 25dB，可以計算得出通信距離為：d = 1.7 公里

$$90=32.44+20 \log d(KM)+20 \log(433.92)= 20 \log d +(32.44+52.748)=20 \log d +85.188$$

$$20 \log d= 90-85.188=4.812$$

$$\log d = 0.246$$

$$d= 10^{0.246}=1.74\text{KM}$$

結論：無線傳輸損耗每增加 6dB，傳送距離減小一倍。

天線的 dB 指的是 dBi 是一種比較用的相對單位(如 A 比 B 大幾倍的意思)

功率的 dBm 或 mW 是絕對單位(如 A 是多大而 B 是多大)

2.4GHz 無線通訊系統在 "空曠的場所" 能 "接收" 到最小訊號有一個公式

$$\text{發射端功率}(dBm)+\text{發射端天線增益}(dB)+\text{接收端天線增益}(dB)-\text{接收端的靈敏度}(dBm)-100dB=20*\log D(\text{公里})$$

舉例

發射功率 20dBm，發射端天線增益 10dB，接收端天線增益 10dB，接收端靈敏度 -65dBm

(802.11G 54Mb 的傳輸率)，D 是最遠距離 (強調是在空曠場合)

$$20+10+10-(-65)-100= 5 =20*\log D(\text{公里}) \rightarrow \text{算出 } D \text{ 約為 } 1.78 \text{ 公里}$$

若有有建築物則有一些干擾，則式子中的-100dB 要改成-110dB~-120dB 來計算

另外計算時要雙方向計算: 如 A 發 B 收的最遠距離以及 B 發 A 收的最遠距離然後取 2 個中的最小的距離就是有效收發的最遠距離

1m attenuation 40dBm
10m attenuation 60dBm
100m attenuation 80dBm

$$\text{無線電波傳送損失 } L_B [\text{dB}] = 10 \log_{10} \left(\frac{4 \pi d}{\lambda} \right)^2$$

例: 周波數 400MHz、距離 500m 其傳輸損失 $L_B [\text{dB}] = 78.5 [\text{dB}]$ 。

$$\begin{aligned} \text{光速 } C &= 3 \times 10^8 \text{ m/s} = 300 \times 10^8 \text{ cm/s} = \lambda \times f \\ \lambda &= C/f = (300 \times 10^8 \text{ cm/s}) / f = (0.3 \times 10^9 \text{ m}) / 2.54 \times 10^9 = 0.3/2.54 = 0.11811 \text{ m} \end{aligned}$$

要了解這些符號的意義，首先必須了解一些數學公式：

$$\text{Log}(A/B) = \text{Log}(A) - \text{Log}(B)$$

$$\text{Log}(A * B) = \text{Log}(A) + \text{Log}(B)$$

$$\text{Log}(1) = 0$$

$$\text{Log}(2) = 0.3010$$

$$\text{Log}(10) = 1$$

$$\text{Log}(100) = 2$$

dB, dBi, dBd, dBc, dBm, dBw 釋義

1、dB

dB 是一個表徵相對值的值，純粹的比值，只表示兩個量的相對大小關係，沒有單位，當考慮甲的功率相比於乙功率大或小多少個 dB 時，按下面計算公式： $10\log(\text{甲功率}/\text{乙功率})$ ，如果採用兩者的電壓比計算，要用 $20\log(\text{甲電壓}/\text{乙電壓})$ 。

[例] 甲功率比乙功率大一倍，那麼 $10\lg(\text{甲功率}/\text{乙功率})=10\lg 2=3\text{dB}$ 。也就是說，甲的功率比乙的功率大 3 dB。反之，如果甲的功率是乙的功率的一半，則甲的功率比乙的功率小 3 dB。

2、dBi 和 dBd

dBi 和 dBd 是表示天線功率增益的量，兩者都是一個相對值，但參考基準不一樣。dBi 的參考基準為全方向性天線，dBd 的參考基準為偶極子，所以兩者略有不同。一般認為，表示同一個增益，用 **dBi 表示出來比用 dBd 表示出來要大 2.15**。

[例] 對於一面增益為 16dBd 的天線，其增益折算成單位為 dBi 時，則為 18.15dBi（一般忽略小數位，為 18dBi）。

[例] $0\text{dBd}=2.15\text{dBi}$ 。

3、dBc

dBc 也是一個表示功率相對值的單位，與 dB 的計算方法完全一樣。一般來說，dBc 是相對於載波（Carrier）功率而言，在許多情況下，用來度量與載波功率的相對值，如用來度量干擾（同頻干擾、互調干擾、交調干擾、帶外干擾等）以及耦合、雜散等的相對量值。在採用 dBc 的地方，原則上也可以使用 dB 替代。

4、dBm

dBm 是一個表示功率絕對值的值（也可以認為是以 1mW 功率為基準的一個比值），計算公式為： $10\log(\text{功率值}/1\text{mw})$ 。

[例] 如果功率 P 為 1mw，折算為 dBm 後為 0dBm。

[例] 對於 40W 的功率，按 dBm 單位進行折算後的值應為：

$10\log(40\text{W}/1\text{mw})=10\log(40000)=10\log 4+10\log 10000=46\text{dBm}$ 。

5、dBw

與 dBm 一樣，dBw 是一個表示功率絕對值的單位（也可以認為是以 1W 功率為基準的一個比值），計算公式為： $10\log(\text{功率值}/1\text{w})$ 。dBw 與 dBm 之間的換算關係為： $0\text{dBw}=10\log 1\text{W}=10\log 1000\text{mw}=30\text{dBm}$ 。

[例] 如果功率 P 為 1w，折算為 dBw 後為 0dBw。

總之，dB, dBi, dBd, dBc 是兩個量之間的比值，表示兩個量間的相對大小，而 dBm、dBw 則是表示功率絕對大小的值。在 dB, dBm, dBw 計算中，要注意基本概念，用一個 dBm（或 dBw）減另外一個 dBm（dBw）時，得到的結果是 dB，如： $30\text{dBm}-0\text{dBm}=30\text{dB}$ 。

一般來講，在工程中，dBm（或 dBw）和 dBm（或 dBw）之間只有加減，沒有乘除。而用得最多的是減法：dBm 減 dBm 實際上是兩個功率相除，信號功率和雜訊功率相除就是信噪比（SNR）。dBm 加 dBm 實際上是兩個功率相乘。

概念辨析：dBm, dBi, dBd, dB, dBc

1、dBm: dBm 是一個考征功率絕對值的值，計算公式為： $10\lg P$ （功率值/1mw）。

[例 1] 如果發射功率 P 為 1mw，折算為 dBm 后為 0dBm。

[例 2] 對於 40W 的功率，按 dBm 單位進行折算后的值應為：

$$10\lg(40W/1mw) = 10\lg(40000) = 10\lg 4 + 10\lg 10 + 10\lg 1000 = 46\text{dBm}。$$

2、dBi 和 dBd

dBi 和 dBd 是考征增益的值（功率增益），兩者都是一個相對值，但參考基準不一樣。dBi 的參考基準為全方向性天線，dBd 的參考基準為偶極子，所以兩者略有不同。一般認為，表示同一個增益，用 dBi 表示出來比用 dBd 表示出來要大 2.15。

[例 3] 對於一面增益為 16dBd 的天線，其增益折算成單位為 dBi 時，則為 18.15dBi（一般忽略小數位，為 18dBi）。

[例 4] $0\text{dBd} = 2.15\text{dBi}$ 。

[例 5] GSM900 天線增益可以為 13dBd（15dBi），GSM1800 天線增益可以為 15dBd（17dBi）。

3、dB

dB 是一個表征相對值的值，當考慮甲的功率相比于乙功率大或小多少個 dB 時，按下面計算公式： $10\lg(\text{甲功率}/\text{乙功率})$

[例 6] 甲功率比乙功率大一倍，那麼 $10\lg(\text{甲功率}/\text{乙功率}) = 10\lg 2 = 3\text{dB}$ 。也就是說，甲的功率比乙的功率大 3 dB。

[例 7] 7/8 英寸 GSM900 饋線的 100 米傳輸損耗約為 3.9dB。

[例 8] 如果甲的功率為 46dBm，乙的功率為 40dBm，則可以說，甲比乙大 6 dB。

[例 9] 如果甲天線為 12dBd，乙天線為 14dBd，可以說甲比乙小 2 dB。

4、dBc

Product Design Note.

(Tom_Design_Note1C.doc) Ver: 0.9

有時也會看到 dBc，它也是一個表示功率相對值的單位，與 dB 的計算方法完全一樣。一般來說，dBc 是相對於載波（Carrier）功率而言，在許多情況下，用來度量與載波功率的相對值，如用來度量干擾（同頻干擾、互調干擾、交調干擾、帶外干擾等）以及耦合、雜散等的相對量值。在採用 dBc 的地方，原則上也可以使用 dB 替代。

在無線區域網路的世界裡，gain 是用來表示天線的無線電波訊號的增強，而 loose 表示無線電波訊號的衰減。而用來表示 gain/loose 最常用的“單位”，有 dBi，dBd，及 dBm。

dBi 所表示的是兩個量測值之間的差異，他所表達的意思是說一個天線相對於一個叫 isotropic 天線，他的無線電波增強的量。isotropic 天線（isotropic antenna）是一個物理學上想像出來的天線，在真實的世界裡，並沒有一個這樣子的天線。isotropic 天線會以 360 的角度，並以三度空間的方式，發射或是接收無線電波的信號。isotropic 天線和他自己比較的 dB 值是這樣子的：

$=10 * \log(x/y) = 10 * \log 1 = 0 \text{ dBi}$ （ $\log 1 = 0$ ）（dBi 當中的“i”指的就是這個 isotropic 天線）。

有時，廠商會以 dBd 來表示天線的 gain 值。dBd 和 dBi 類似，他所表達的意思是說一個天線相對於一個叫 dipole 天線，他的無線電波增強的量。dipole 天線和 isotropic 天線不同。dipole 天線是人類現有的科技下可以製造出的具有最小 gain 值的天線（dipole 天線是 Cisco Aironet 系列無線網路基地台的標準配備）。dipole 天線和 isotropic 天線電波輻射的方式不同。dipole 天線在水平方向以 360° 向四周輻射無線電波，而以 75° 的角度在垂直面輻射無線電波（假設 dipole 天線是直立的），dipole 天線所形成的無線電波輻射形狀像一個甜甜圈。因為 dipole 天線無線電波在某個方向較為集中，因此，他和 isotropic 天線比起來，有 2.14 dBi 的增值（gain）。有些天線製造商喜歡以 dBd 來表示天線的 gain，此時，他們所使用的符號就是 dBd。同樣的，dipole 天線和他自己比較，dipole 天線的 dBd 值也是 0dBd（ $=2.14 \text{ dBi}$ ）。（還記先前的式子嗎？dipole 天線和他自己之間的 dBd 差異值 $=10 * \log(x/y)$ ，此時， $x=y$ ，所以，dBd 差異值 $=10 * \log(x/y) = 10 * \log(1)$ ， $\log(1) = 0$ ，所以，dipole 天線和他自己之間的 dBd 差異值 $=0$ ）。

有些無線區域網路的設備會以 dBm 來表示這個設備傳輸能量或是接收的靈敏度。這個時候，dBm 的最後一個字母代表的是 1 milliWatt (mW)。此時， $1\text{mW} = 0\text{dBm}$ ， $10\text{mW} = 10\text{dBm}$ ， $100\text{mW} = 20\text{dBm} \dots$ 。

THD (Total Harmonic Distortion)

$$\text{dB} = 20 \log(k) = 20 \log (k\%/100)$$

The distortion factor is always smaller than 1 or less than 100 %, therefore the distortion attenuation must be a **negative** dB value.

Distortion attenuation:
$$a_k = 20 \cdot \lg \frac{k}{100} \text{ in dB. Input } k \text{ in percent.}$$

Distortion factor THD:
$$k = 10^{\frac{a_k}{20}} \cdot 100 \text{ in } \%. \text{ Input } a \text{ in dB with a minus sign.}$$

THD		
k	k (%)	a_k (dB)
factor	percent	decibel
1	100	0
0.5	50	- 6
0.2	20	- 14
0.1	10	- 20
0.05	5	- 26
0.02	2	- 34
0.01	1	- 40
0.005	0.5	- 46
0.002	0.2	- 54
0.001	0.1	- 60
0.0005	0.05	- 66
0.0002	0.02	- 74
0.0001	0.01	- 80
0.00005	0.005	- 86
0.00002	0.002	- 94
0.00001	0.001	- 100

dB

$$\text{SNR(dB)} = 10 \log (P_s/P_n) = 20 \log (V_s/V_n) = 96 \text{ dB}$$

$$\text{SNR (dB)} = 20 \log (16\text{bit}/1) = 20 \log (65536) = 96.33\text{dB}$$

天線量測單位

天線相關名詞或參數

- 波長 λ : 電波每一週期所走之長度(m)
- 立體角 Ω :
- 頻率 Hz: 單位時間內完成一完整循環之次數
- 半功率: 發射或接收功率為最大之一半
- 波束 Beam: 天線輻射角
- 半功率波束寬: Half Power Beam Width, 一般為電波輻射之角度計量單位
- 增益 Gain: 輸出與輸入之比值
- 天線阻抗 Impedance: 其與電路阻抗不同, 此為天線之本徵阻抗, 即由電波所看到之阻抗
- 饋入 Feed: 供給天線之訊號
- 反射係數(reflection coefficient): 天線之饋入點之反射波與入射波之比值
- 效率 Efficiency: 輻射功率與供給之功率比值
- 場形 Pattern: 天線產生之電磁場在空間中之分布特性
- 天線電阻(Antenna resistance): 天線組抗之實部
- 極化 Polarization: 天線之電場震動方向
- 線極化 Linear Polarization: 天線之電場震動方向為一線性方向, 可細分為水平與垂直極化兩部份
- 圓極化 Circular Polarization: 天線之電場震動方向會隨時間而旋轉之震動方向, 當軸比為相同時稱為圓極化
- 軸比 Axial ratio: 兩電場之長短軸之比
- 端射 End-Fire: 輻射場之最大方向在端點方向
- 旁射 Broad-side: 輻射場之最大方向與天線平行
- 輻射瓣 lobe: 輻射能量的集中趨勢之角度
- 主波瓣 Main Lobe: 最大輻射能量集中之輻射瓣, 計算方式為半功率之角度
- 旁波瓣 Side Lobes: 除了主波瓣、背波瓣之輻射瓣
- 背波瓣 Back Lobe: 輻射能量集中於天線之背向之輻射瓣
- 頻寬(Band-Width): 天線操作之頻率範圍
- 工作波束寬(Beam-Width): 主波瓣之寬度
- 陣列(Array): 將天線有次序之排列, 以得到較高或其他目的
- 介電常數 Permittivity constant ϵr :
- 導磁係數 μr :
- Co-polarization: 同極化
- Cross or X-polarization: 正交極化
- 遠場 Far-field: 在此區域之電磁波可視為平面波
- 平面波 Planer Wave: 當波前為一平面時稱之
- 柱面波 Cylindrical Wave: 波前為一圓柱面時
- 球面波 Spherical Wave: 波前為一球面時

Product Design Note.

(Tom_Design_Note1C.doc) Ver: 0.9

-
- 前後比 Front to back ratio: 主波瓣與背波瓣之場強比
 - 地平面 Ground Plane:
 - 半功率波束寬(HPBW):波瓣之寬度計算方式
 - E-plane: 波行進之方向與電場形成之平面
 - H-plane: 波行進之方向與磁場形成之平面
 - Image-plane: 影像平面
 - 等向輻射 Isotropic : 輻射場為等向
 - 互耦合 Mutual Coupling:
 - 互阻抗 Mutual Impedance:
 - 等向天線 Omni-direction Antenna:
 - 未完整匹配 Mis-Match

天線輻射場相關參數：

- 天線的發射功率密度/天線的發射強度
 - 天線方向性/天線增益/天線效益
 - 天線可用帶寬：半功率帶寬/天線帶寬效益
 - 天線的等效長度及等效面積
 - 天線的極性/天線間的極性匹配損耗因子及效益
- 其他天線相關參數：
 - 天線輸入阻抗
 - 天線可用頻寬